

半導体プロセスメタファクトリーの基盤技術開発

Meta-Factory Platform for Semiconductor Manufacturing Process

研究開発の背景

先端CMOSイメージセンサー（以下、CIS）では、画素サイズの微細化と高感度化を進めながら低ノイズ化を実現していくことが求められています。しかしながら、開発サイクルが短期化する中で、デバイスプロセスの個々の工程や企業内の閉じた工程に対してのみプロセスを最適化するだけではノイズ特性の改善は頭打ちになってきているのが現状です。近年、ノイズ特性の改善には、基板であるSiウェーハ内部の深さ方向の不純物濃度や欠陥密度をデバイス構造に応じて適切に作り込む必要があるということが明らかになってきていることから、CISの新製品開発をより効率化するためには、上流のSiウェーハ製造プロセスから下流のCIS製造プロセスまでを、企業を越えて一気通貫でプロセス最適化できるような仕組みが必要になります。

研究開発の内容と目標

本研究では、Siウェーハ基板の製造プロセスからCISデバイスの製造プロセスまでを対象として、仮想空間上に各工程のデジタルツインを構築し、それらを一気通貫でプロセス全体最適化を実行できる「メタファクトリー」というアプリケーションの構築を目指します。メタファクトリーでは、CISのノイズ特性に関与する複数の直列多段工程について、計算爆発せずに効率的に全体最適化を実現するためのカスケード最適化という最適化技術の開発に取り組みます。また、メタファクトリーで導出した最適条件の検証を実際の生産ラインで行い、CISの低ノイズ化を実証します。さらに、このメタファクトリーを将来的にCIS以外の半導体製造プロセスに横展開することを見据え、プラットフォーム化に向けた課題抽出にも取り組みます。

研究開発項目

1. カスケード最適化アルゴリズムの開発
2. データ・モデル秘匿技術の調査
3. メタファクトリーのプロトタイプ開発
4. 実プロセスにおける効果検証
5. プラットフォーム化を見据えた課題抽出

研究開発の実施体制

グローバルウェーハズ・ジャパン株式会社
 アイクリスタル株式会社
 ソニーセミコンダクタマニュファクチャリング株式会社
 国立研究開発法人理化学研究所
 国立大学法人東海国立大学機構

